

BAB 5

KESIMPULAN

5.1 Kesimpulan

Berdasarkan hasil simulasi dan analisis kinerja mekanisme *Fault Ride Through* berbasis kontrol PI dan MPC pada sistem PLTS terhubung *grid* dalam kondisi *Low Voltage Ride Through*, diperoleh kesimpulan sebagai berikut.

1. Sistem PLTS terhubung *grid* tanpa mekanisme *Fault Ride Through* tidak mampu mempertahankan operasi secara stabil ketika mengalami gangguan *voltage sag* 0.8 pu, 0.6 pu, 0.3 pu, maupun 0.07 pu. Pada seluruh skenario, tegangan PCC memang dapat kembali ke kondisi normal setelah gangguan berakhir, tetapi arus inverter, daya aktif, dan tegangan *dc-link* tidak mampu pulih ke kondisi operasi normal. Pada *sag* 0.3 pu, daya aktif turun dari 97.94 kW menjadi mendekati nol dan tidak mengalami *recovery* setelah gangguan. Pada *sag* 0.6 pu, daya aktif juga tetap berada mendekati nol setelah gangguan, sedangkan tegangan *dc-link* pasca gangguan hanya mencapai 540.62 V dan masih berada di bawah batas minimum operasi inverter sebesar 565.69 V. Kondisi yang sama juga terjadi pada *sag* 0.8 pu, dengan daya aktif pasca gangguan tetap sebesar 0.00 kW dan arus inverter hanya mencapai 2.87 A. Pada *sag* 0.07 pu, kondisi kegagalan semakin terlihat dengan arus inverter pasca gangguan hanya mencapai 0.27 A dan daya aktif tetap berada mendekati nol. Dengan demikian, sistem tanpa FRT tidak memenuhi kebutuhan operasi LVRT karena tidak mampu mempertahankan transfer daya aktif, kestabilan *dc-link*, maupun kontinuitas injeksi arus setelah gangguan.
2. Mekanisme FRT berbasis kontrol PI mampu meningkatkan kemampuan sistem dibandingkan kondisi tanpa FRT, terutama dalam mempertahankan koneksi inverter selama *voltage sag* dan mengaktifkan injeksi daya reaktif. Pada *sag* 0.3 pu, PI-FRT mampu menginjeksikan daya reaktif sebesar 29.19 kVAr, tetapi belum mampu memulihkan daya aktif setelah gangguan berakhir. Selain itu, tegangan *dc-link* mengalami lonjakan hingga sekitar 860 V dengan overshoot sebesar 38.71%, sehingga menunjukkan bahwa

PI-FRT masih memiliki keterbatasan pada *sag* berat. Pada *sag* 0.6 pu, PI-FRT menunjukkan performa yang lebih baik, dengan injeksi daya reaktif sebesar 33.50 kVAr, *settling time recovery* sebesar 72.42 ms, dan tegangan *dc-link* kembali stabil setelah gangguan. Pada *sag* 0.8 pu, PI-FRT juga mampu melakukan *recovery* dengan injeksi daya reaktif sebesar 22.27 kVAr, *settling time recovery* sekitar 60.40 ms, overshoot *dc-link* sebesar 15.69%, dan THD arus sebesar 3.30%. Namun, pada *sag* 0.07 pu, meskipun PI-FRT mampu mempertahankan injeksi arus reaktif dengan daya reaktif sebesar 6.86 kVAr, daya aktif tidak mampu kembali setelah gangguan berakhir. Tegangan *dc-link* juga mengalami lonjakan hingga 858.45 V dengan overshoot sebesar 37.57% dan THD arus sebesar 3.99%. Dengan demikian, PI-FRT efektif pada *sag* 0.8 pu dan 0.6 pu, tetapi belum andal pada *sag* berat 0.3 pu dan *sag* sangat dalam 0.07 pu.

3. Berdasarkan perbandingan keseluruhan antara PI-FRT dan MPC-FRT, kontrol MPC menunjukkan performa yang lebih unggul dan lebih konsisten dalam menghadapi kondisi LVRT. Pada *sag* 0.3 pu, MPC-FRT mampu mempertahankan koneksi inverter, menginjeksikan daya reaktif sebesar 29.74 kVAr, serta memulihkan daya aktif setelah gangguan berakhir, meskipun membutuhkan *settling time recovery* sebesar 692.19 ms. Pada kondisi yang sama, MPC-FRT juga menghasilkan overshoot *dc-link* sebesar 31.12% dan THD arus sebesar 0.17%, lebih baik dibandingkan PI-FRT. Pada *sag* 0.6 pu, MPC-FRT menghasilkan injeksi daya reaktif sebesar 33.88 kVAr, *settling time recovery* sebesar 62.46 ms, overshoot *dc-link* sebesar 20.19%, dan THD arus sebesar 0.23%. Pada *sag* 0.8 pu, MPC-FRT menghasilkan injeksi daya reaktif sebesar 22.69 kVAr, *settling time recovery* sekitar 51.01 ms, overshoot *dc-link* sebesar 13.16%, dan THD arus sebesar 0.23%. Pada *sag* 0.07 pu, MPC-FRT tetap mampu mempertahankan injeksi daya reaktif sebesar 6.95 kVAr dan memulihkan sistem setelah gangguan, meskipun membutuhkan *settling time recovery* yang lebih lama, yaitu sekitar 744.97 ms. Pada kondisi tersebut, MPC-FRT menghasilkan overshoot *dc-link* sebesar 30.61% dan THD arus sebesar 0.15%, lebih baik dibandingkan PI-FRT yang tidak mampu mencapai

kondisi *recovery*. Meskipun overshoot MPC-FRT pada *sag* 0.6 pu sedikit lebih tinggi dibandingkan PI-FRT dan proses *recovery* pada *sag* 0.3 pu serta 0.07 pu membutuhkan waktu lebih lama, MPC-FRT tetap unggul dari sisi kemampuan *recovery*, akurasi injeksi daya reaktif, kualitas arus, dan kepatuhan LVRT. Dengan demikian, MPC-FRT dapat dinyatakan sebagai metode kontrol yang lebih andal dan lebih konsisten dibandingkan PI-FRT untuk meningkatkan kemampuan *Fault Ride Through* pada sistem PLTS terhubung grid.

5.2 Saran

Berdasarkan hasil penelitian yang telah dilakukan, terdapat beberapa saran yang dapat digunakan sebagai acuan untuk pengembangan penelitian selanjutnya.

1. Penelitian selanjutnya disarankan untuk menguji mekanisme *Fault Ride Through* pada variasi kedalaman dan durasi *voltage sag* yang lebih luas. Pada penelitian ini, pengujian hanya dilakukan pada *sag* 0.3 pu dan 0.6 pu dengan durasi gangguan 400 ms. Oleh karena itu, skenario pengujian dapat dikembangkan dengan menambahkan variasi *sag* yang lebih ringan, *sag* yang lebih dalam, serta durasi gangguan yang berbeda agar kemampuan PI-FRT dan MPC-FRT dapat dievaluasi secara lebih menyeluruh.
2. Validasi sistem dapat dikembangkan tidak hanya melalui simulasi MATLAB/Simulink, tetapi juga melalui pengujian berbasis *hardware-in-the-loop* atau implementasi eksperimental. Hal ini diperlukan agar performa kontrol PI-FRT dan MPC-FRT dapat dievaluasi dengan mempertimbangkan dinamika sistem nyata, keterbatasan perangkat keras, delay pengukuran, serta karakteristik switching inverter secara lebih realistis.
3. Strategi kontrol dan model sistem dapat dikembangkan lebih lanjut dengan mempertimbangkan pengendalian sisi DC dan validasi implementasi. Hasil penelitian menunjukkan bahwa tegangan *dc-link* masih dapat mengalami *overshoot* selama kondisi LVRT, terutama pada *sag* berat.